

# Best Available Copy

sp@cenet document view

Page 1 of 1

## MICROMACHINING METHOD FOR SILICON WAFER SURFACE

Publication number: JP7015019

Publication date: 1995-01-17

Inventor: DAGURASU REI SUPAAKUSU; RONARUDO YUUJIIN  
BURAUN; ROBAATO ROORENSU HIIRUTON; JIYON  
KAARU KURISUTENSON

Applicant: QFN MOTORS CORP

Classification:

- International: H01L21/302; G01L9/00; G01P15/08; H01L21/3065;  
H01L21/764; H01L29/84; G01L9/00; G01P15/08;  
H01L21/02; H01L21/70; H01L29/66; (IPC1-7):  
H01L29/84; H01L21/3065

- European: B81C1/00U6; G01L9/00D1; G01P15/08A; H01L21/3065;  
H01L21/764

Application number: JP19940096170 19940510

Priority number(s): US19930059222 19930510

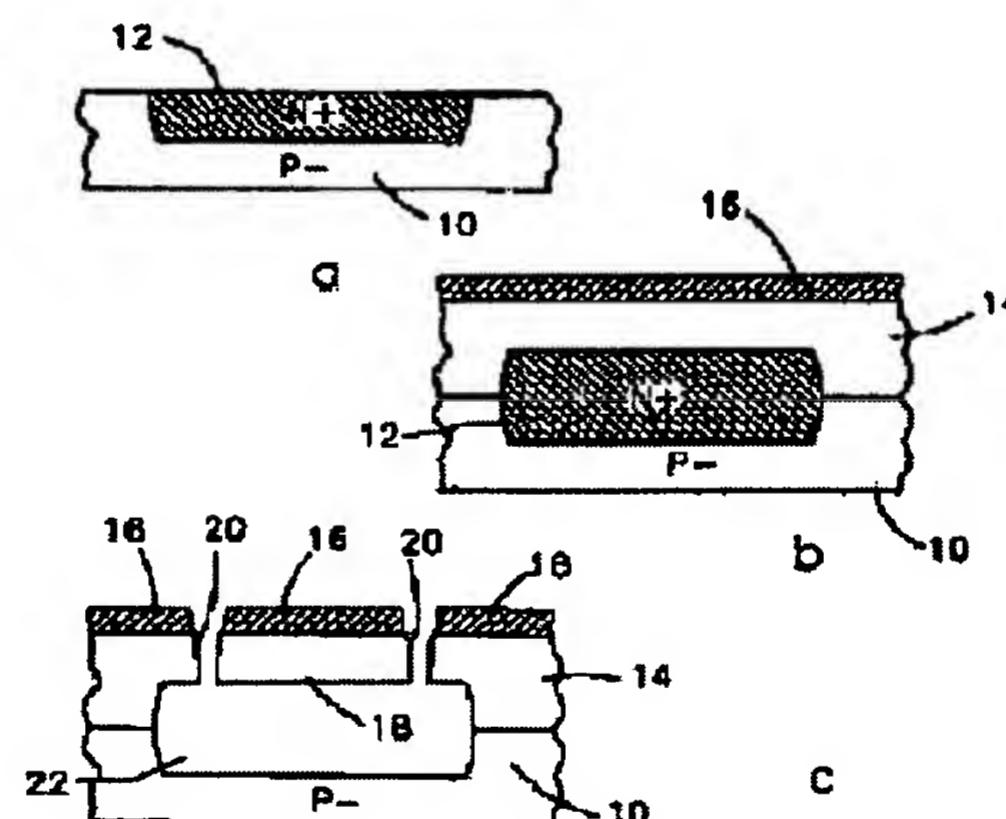
Also published as:

- EP0624900 (A2)
- US5531121 (A1)
- US5427975 (A1)
- EP0624900 (A3)
- EP0624900 (B1)

[Report a data error here](#)

### Abstract of JP7015019

PURPOSE: To provide a method of finely machining an integrated circuit on a silicon wafer surface. CONSTITUTION: This method of finely machining surfaces 10, 14 of an Si substrate includes a min. no. of process steps and a preferential etching process which is capable of laterally etching an N+-embedded layer 12 immediately beneath the bulk substrates 10, 14 with a Cl plasma. Such method is esp. suited for forming a small fine machined element 18, e.g. a sensor device, including a bridge, cantilever, film hanger or capacitive element and enables formation of such sensor device on the same substrate as that of a control integrated circuit therefor. This method can optimize the dimensional features of the element 18 or cover this element 18.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-15019

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl.<sup>6</sup>

H 01 L 29/84  
21/3065

識別記号

庁内整理番号  
A 9278-4M

F I

技術表示箇所

H 01 L 21/ 302

J

審査請求 未請求 請求項の数26 OL (全14頁)

(21) 出願番号 特願平6-96170

(22) 出願日 平成6年(1994)5月10日

(31) 優先権主張番号 059222

(32) 優先日 1993年5月10日

(33) 優先権主張国 米国(US)

(71) 出願人 590001407

ゼネラル・モーターズ・コーポレーション  
GENERAL MOTORS CORP  
ORATION

アメリカ合衆国ミシガン州48202, デトロ  
イト, ウエスト・グランド・ブルバード  
3044

(72) 発明者 ダグラス・レイ・スパークス  
アメリカ合衆国インディアナ州46901, コ  
コモ, イーグル・ドライブ 11204

(74) 代理人 弁理士 湯浅 恒三 (外5名)

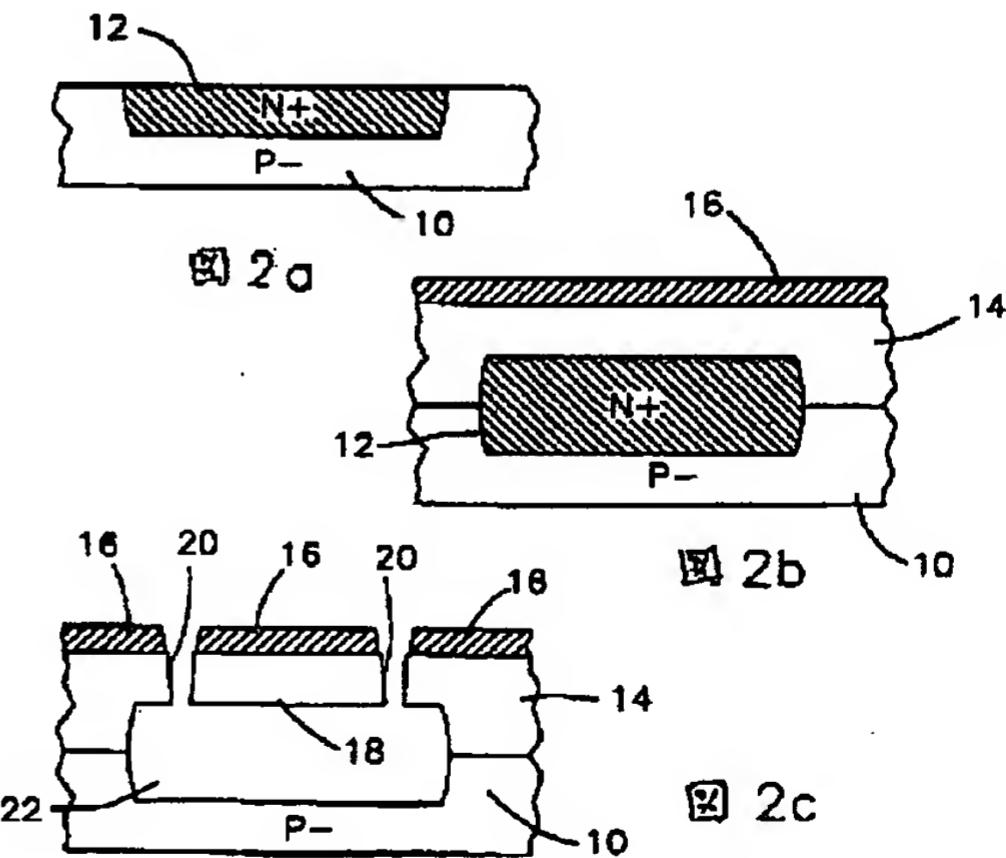
最終頁に続く

(54) 【発明の名称】シリコンウェーファー表面の微細機械加工方法

(57) 【要約】

【目的】シリコンウェーファー表面に集積回路を微細機械加工する方法を提供すること。

【構成】最少の処理工程数を含むシリコン基板の表面(10、14)を微細機械加工する方法。この方法はバルク基板(10、14)の真下のN+埋封層(12)を塩素プラズマエッティングによって横方向エッティングすることができる優先エッティングプロセスを含む。このような方法は、バルクシリコン基板中に形成されるキャビティ(22)上に支持される、小さい微細機械加工要素(18)(例えば、ブリッジ、片持ぱり、膜、懸垂体又は容量性要素)を含む感知デバイスの形成に特に適する。この方法はまた、このような感知デバイスをそれらの制御集積回路と同じ基板上に形成することを可能にする。この方法は微細機械加工要素(18)の寸法特徴を最適化する又は微細機械加工要素(18)を被包することができる。



## 【特許請求の範囲】

【請求項1】 シリコン基板中に半導体デバイスを形成するようにシリコン基板(10)の表面を微細機械加工する方法において、次の工程：基板(10)の表面にN+領域(12)を形成する工程と；エピタキシャルシリコン層(14)の表面の真下にN+埋封層(12)を形成するように基板(10)の表面上にエピタキシャルシリコン層(14)を成長させる工程と；エピタキシャルシリコン層(14)を通して、N+埋封層(12)中に少なくとも1つの溝をエッティングする工程と；N+埋封層(12)を優先的にエッティングするように、所定圧力の塩素含有ガスと、所定温度の基板(10)とによって実施する、エピタキシャルシリコン層(14)の表面の真下にキャビティ(22)を横方向にエッティングする横方向エッティング工程とを含み、それによってキャビティ(22)とエピタキシャルシリコン層(14)の表面との間に、半導体デバイスの要素である微細機械加工要素(18)が形成されることを特徴とする前記方法。

【請求項2】 横方向エッティング工程を13Pa(100mTorr)～約133Pa(1000mTorr)の圧力において、少なくとも35℃の温度の基板(10)を用いて実施する請求項1記載の方法。

【請求項3】 キャビティ(22)がエピタキシャルシリコン層(14)の表面から密封されて、キャビティ(22)が圧力感知デバイス(38)のための密封基準室を形成するように、溝(20)をポリシリコンフィルム(36)によって密封する工程をさらに含む請求項1記載の方法。

【請求項4】 エッティング工程がエピタキシャルシリコン層(14)を通して、N+埋封層(12)中に第2溝(20)を形成する請求項1記載の方法であって、微細機械加工要素(18)が圧力感知デバイス(38)用の膜を形成するように、ポリシリコンフィルムによって第2溝を密封する工程をさらに含む前記方法。

【請求項5】 微細機械加工要素(18)をキャビティ上に伸びて、運動感知デバイス(25)のための懸垂体を画定する片持ぱりとして形成するように、エッティング工程がエピタキシャルシリコン層(14)を通って、N+埋封層(12)に達する細長い溝(20b)として溝を形成する請求項1記載の方法。

【請求項6】 微細機械加工要素(18)がキャビティ(22)上のブリッジであるように、エッティング工程がエピタキシャルシリコン層(14)を通って、N+埋封層(12)に達する第2溝(20)を形成する請求項1記載の方法。

【請求項7】 エッティング工程がエピタキシャルシリコン層(14)を通って、N+埋封層(12)に達する少なくとも2つの細長い溝(20b)を形成し、前記細長い溝(20b)がキャビティ(22)上に少なくとも2つのはりによって懸垂される体として微細機械加工要素

(18)を画定する請求項1記載の方法。

【請求項8】 溝(20b)がコンデンサー(46)の対立プレート(47)を画定するように、エッティング工程と側方エッティング工程とがコンデンサー(100)を形成する請求項1記載の方法であって、対立プレート(47)の間の距離を減ずるようにコンデンサー(46)の対立プレート(47)上に導電性フィルム(36)を付着させる工程と；該対立プレートを相互から単離させるように、該導電性フィルム(36)をエッティングする工程とをさらに含み、それによって該コンデンサー(46)のキャパシタンス値を増加させる前記方法。

【請求項9】 溝(20a)をエッティングする前にエピタキシャルシリコン層(14)上に酸化物層を形成する工程と；溝(20a)をエッティングした後に酸化物層(16)の表面上にポリシリコン層(36)を貼付する工程と；該ポリシリコン層(36)をドーパントによってドーピングする工程と；ポリシリコン層(36)の所定領域をマスキング材料によって遮蔽する工程と；該酸化物層(16)の表面から該ポリシリコン層(36)の露出部分をエッティングして、酸化物層(16)上に少なくとも1箇所の残留ポリシリコン層を残す工程と；該マスキング材料を除去する工程と；残留ポリシリコン領域中の該ドーパントを活性化する工程とをさらに含み、それによって、残留ポリシリコン領域が活性集積回路デバイス(34)を形成する請求項1記載の方法。

【請求項10】 微細機械加工要素(18)が実質的に固定されるように、キャビティ(22)と溝(20)とをポリアミド(48)によって充填する工程と；該ポリアミド(48)上に窒化ケイ素と二酸化ケイ素とから成る群から選択した物質(50)の第1層を付着させる工程と；第1層の物質(50)中の応力を除去するために充分である温度において充分な期間、第1層の物質(50)をアニーリングする工程と；第1層の物質(50)中に少なくとも1つの開口(52)を形成する工程と；微細機械加工要素(18)を開放するように、第1層の物質(50)を通してポリイミド(48)をエッティングする工程と；第1層の物質(50)中の開口(52)を密封して、微細機械加工要素(18)上に封入層を形成するように、第1層の物質(50)上に第2層の物質

(54)を付着させる工程とをさらに含み、それによって、微細機械加工要素(18)が封入層(54)によって保護されながら、基板(10)の運動に自由に反応する請求項1記載の方法。

【請求項11】 N+埋封層(12)が、比較的緩慢にシリコン中に拡散するn型種によって基板をドーピングすることによって形成される第1N+埋封層であり、エピタキシャルシリコン層(14)が第1エピタキシャルシリコン層である請求項1記載の方法であって、比較的緩慢にシリコン中に拡散するn型種によって第1エピタキシャルシリコン層(14)の一部をドーピングするこ

とによって、第1エピタキシャルシリコン層(14)の表面に第2N+領域(60)を形成する工程と；比較的迅速にシリコン中に拡散するn型種によってドープされる第3N+領域(58)を第1N+埋封層(12)上方の第2N+領域(60)の一部中に形成する工程と；第1N+埋封層(12)上方の第2エピタキシャルシリコン層(56)の表面の真下に第2及び第3N+埋封層(58、60)を確立するように、第1エピタキシャルシリコン層(14)の表面上に第2エピタキシャルシリコン層(56)を成長させる工程と；第1エピタキシャルシリコン層(14)の一部が第1N+埋封層(12)の一部と第2N+埋封層(60)の一部との間に残留するように、第3N+埋封層(58)のn型種の一部を第1N+埋封層(12)中に拡散させるために充分に、但し、第1N+埋封層(12)のn型種を第2N+埋封層(60)の如何なる部分中にも拡散させるためには不充分にかつ第2N+埋封層(60)のn型種を第1N+埋封層(12)の如何なる部分中にも拡散させるためには不充分に、基板を熱処理する工程と；第1、第2及び第3N+埋封層(12、60、58)の少なくとも1つ中に第2エピタキシャルシリコン層(56)を通して少なくとも1つの溝(20)をエッチングする工程と；第2エピタキシャルシリコン層(56)の表面の真下にキャビティ(22)を横方向エッチングし、この横方向エッチングを第1、第2及び第3N+埋封層(12、60、58)を優先的にエッチングするように、所定温度の圧力の塩素含有ガスと所定温度の基板とによって実施する工程とをさらに含み、それによって、半導体デバイスの要素である微細機械加工要素(18)がキャビティ(22)の上部とキャビティ(22)の下部との間に形成される前記方法。

【請求項12】 少なくとも1つの半導体デバイス(40)と同じ層中に感知デバイス(38)を形成するように、前記シリコン層(14)の表面を微細機械加工する請求項1記載の方法であって、該層(14)の表面の真下に前記キャビティ(22)を横方向エッチングするように、該層(14)を通して複数の溝(20a)をエッチングする工程と；該層(14)上と、溝(20a)と該キャビティ(22)とによって画定される表面上とに酸化物層(42)を形成する工程と；該キャビティ(22)が層(14)の表面の真下の密封キャビティであるように、該酸化物層(42)上にポリシリコン層(36)を付着させて溝(20a)を密封する工程とを含み、それによって、半導体デバイスの要素である微細機械加工要素が密封キャビティ(22)と該層(14)の表面との間に形成される前記方法。

【請求項13】 感知デバイス(38)が形成された後に、半導体デバイス(40)が層(14)上に形成される請求項12記載の方法。

【請求項14】 感知デバイス(38)が形成される前

に、半導体デバイス(38)が層(14)上に形成される請求項12記載の方法。

【請求項15】 横方向エッチング工程が層(14)の表面の真下に少なくとも2つのキャビティ(22)を形成する請求項12記載の方法。

【請求項16】 ポリシリコン層(36)を付着させる工程がキャビティ(22)の少なくとも1つを密封して、層(14)の表面の真下に密封基準室を形成するが、他の少なくとも1つのキャビティ(22)は基板(10)の表面に通気孔をつけられて留まり、各キャビティ(22)が感知デバイスの圧力基準室(38a、38b)を形成する請求項15記載の方法。

【請求項17】 密封基準室(22)を真空下で密封する請求項16記載の方法。

【請求項18】 ポリシリコン層(36)を付着させる工程が2つのキャビティ(22)の各々を密封して、圧力感知デバイスのための2つの密封基準室(38)を形成する請求項15記載の方法。

【請求項19】 ポリシリコン層(36)を付着させる工程が層(14)の表面において2つのキャビティ(22)の各々を密封する請求項15記載の方法であって、基板(10)の対応面を遮蔽する工程と；基板(10)の対応面を2つのキャビティ(22)の第1キャビティ上に形成された酸化物層(42)までエッチングするように、基板(10)の対応面をエッチングする工程と；2つのキャビティ(22)の第1キャビティの酸化物層(42)から2つのキャビティ(22)の第1キャビティ上に付着したポリシリコン層(36)までエッチングする工程と；基板(10)の対応面に2つのキャビティ(22)の第1キャビティの通気孔を形成するように、2つのキャビティ(22)の第1キャビティのポリシリコン層(36)をエッチングする工程とを含み、それによって、2つのキャビティ(22)の第1キャビティが基板(10)の対応面の圧力を感知するための第1感知デバイス(38a)を形成し、2つのキャビティの他方のキャビティが層(14)の表面における圧力を感知するための第2感知デバイス(38b)を形成し、第1及び第2感知デバイス(38a、38b)が相互に対する圧力基準として役立つ前記方法。

【請求項20】 基板(10)の対応面をエッチングする工程が湿式シリコンエッチングである請求項19記載の方法。

【請求項21】 基板(10)の対応面をエッチングする工程が異方性エッチングである請求項19記載の方法。

【請求項22】 第1及び第2N+埋封層(12、60)をそれぞれヒ素によってドーピングし、第3N+埋封層(58)をリンによってドーピングする請求項11記載の方法。

【請求項23】 圧力感知デバイス(38a、38b)

を監視するために基板(10、14)上に形成された少なくとも1つの半導体デバイス(40)を有する基板(10、14)中に形成された圧力感知デバイスであって、基板(10、14)の第1表面の真下に形成される第1キャビティ(22)と；基板の第1表面の圧力を感知するために、第1キャビティと基板の第1表面との間に形成される第1圧力感知手段(38b)と；第1キャビティに隣接するように、基板(10、14)の第1表面の真下に形成され、基板の第2表面に通気孔をつけられる第2キャビティ(22)と；基板の第2表面の圧力を感知するために、第2キャビティ(22)と基板(10、14)の第1表面との間に形成される第2圧力感知手段(38a)とを含み、それによって、第1及び第2圧力感知手段(38a、38b)が相互に対する圧力基準として役立つ前記圧力感知デバイス。

【請求項24】 第1表面が基板(10、14)の前面であり、第2表面が基板(10、14)の裏面である請求項23記載の圧力感知デバイス(38a、38b)。

【請求項25】 第1及び第2キャビティ(22)がそれぞれ、各キャビティ(22)の内面に形成される酸化物層(42)と、基板(10、14)の第1表面から各キャビティ(22)を密封するように酸化物層(42)上に形成されるポリシリコン層(36)とを含む請求項23記載の圧力感知デバイス(38a、38b)。

【請求項26】 基板の第1表面の一部は大気圧に暴露され、基板の第2表面の一部は内燃機関のマニホールド内に露出されるので、第1圧力感知手段(38b)が大気圧を感じし、第2圧力感知手段(38a)が内燃機関内のマニホールド圧を感じする請求項23記載の圧力感知デバイス(38a、38b)。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】 本発明は一般に、シリコン(silicon)ウェファーの表面上又は表面下の集積回路デバイスの形成に用いられるバルク(bulk)微細機械加工方法に関する。より詳しくは、本発明は双極性及びBiCMOSデバイスを含めた、シリコンウェファーの表面上の集積センサーデバイスを微細機械加工する改良方法であって、ブリッジ、片持ぱり、膜、懸垂体及び容量性(capacitive)要素をシリコンウェファーの表面内に形成することを含む前記方法に関する。

##### 【0002】

【従来の技術】 シリコンウェファーのバルク微細機械加工は半導体分野において周知である。一般に、この方法は、ウェファー基板の表面上に予め付着させた層を選択的にエッチングすることによって半導体デバイスを形成するエッチング方法とは対照的に、ウェファーの表面においてバルクシリコンをエッチングすることによってシリコンウェファー上に半導体デバイスを形成することを含む。バルク微細機械加工を用いて、感知デバイスを形

成するシリコン基板の表面に微細機械加工された特徴(feature)を形成することができ、バルク微細機械加工は一般に、歪み状態発生が少ないために、感知デバイスの精度を強化する点で、感知デバイスの製造において付着層のエッチングよりも好ましい。バルク微細機械加工は、事実上等方性である、通常の湿式エッチング方法を用いてしばしば実施される。例えばプラズマーエッチングのような乾式エッチング方法は、事実上異方性である結果としての高い充填密度をそれらが可能にするために、より一般的になりつつある。

【0003】 今まででは、感知デバイスは、キャビティを形成して、その上に例えばはり、ブリッジ又は膜のような、感知性微細機械加工要素を上部ウェファーによって形成することができるよう、相互の頂部にシリコンウェファーを積層することによってしばしば製造されてきた。配向許容度並びにウェファー上のシャープな角及び縁が感知デバイス内に応力集中点を生じ、これがデバイスが意図する、圧力又は運動を正確に検出する微細機械加工要素の可能性を妨害する。その結果、積層ウェファー一方法に共通する残留応力及び応力集中を一般的に避けることができる点で、バルク微細機械加工方法がしばしば好ましい。

【0004】 このようなバルク微細機械加工方法の最近の例は、図1a～fに一般的に示すように、ザング(Zhang)とマクドナルド(McDonald)によって開示されている(Digest IEEE Int. Conf. on Solid State Sensors and Actuators, 520～523頁(1991))。添付図面の図1a～fに一般的に示すように、ザングとマクドナルドはバルク微細機械加工すべきヒ素ドープト(doped) n型<100

30 >基板100上への二酸化ケイ素層102の熱付着を開示する。次に、二酸化ケイ素層102を図1aに示すように二酸化ケイ素層102上にスピンされた(spun)フォトレジスト104を用いて写真平板的にパターン化する。次に、プラズマーエッチング方法を用いて、図1bに示すように、基板100中に約4μmの深さに溝106を形成する。

【0005】 次に、二酸化ケイ素の第2層(図示せず)を全露出面上に熱的に成長させた後に、図1cに示すように、プラズマ強化化学蒸着(PECVD)を用いて二酸化ケイ素の他の層108を付着させる。二酸化ケイ素層を通してパターン化し、エッチングして、金属-基板接触窓(contact window)を形成した後に、図1dに示すように、二酸化ケイ素の上部層108上にアルミニウム層110を付着させ、それから電極をパターン化する。次に、図1eに示すように、異方性エッチングを用いて、溝106の底部から二酸化ケイ素108を除去し、次に、基板100の表面の真下にキャビティ114を形成するように溝106の間で基板100をアンダーカットする。図1fに示すように、キャビティ114は運動の感知に適した懸垂はり112を形成する。

【0006】上記方法は、プラズマーエッチング技術が集積回路を含むチップ上に集積することができる小さい特徴を微細機械加工することができる点で、多くの用途に適切であるように思われる。しかし、ザングとマクドナルドによって開示されたプラズマーエッチング方法は、プラズマーエッチングの等方性によってこの方法がエッチング作用の方向を限定するために二酸化ケイ素付着とエッチングを含むことが必要になる点で、選択的形状の(selectively-shaped)キャビティの形成に役立たない。二酸化ケイ素層又は金属層が存在しない場合には、図1fに示したキャビティ114の形状によって示唆されるように、エッチングプロセスを中断しない限り、プラズマーエッチングは阻止されずに進行する。従って、ザングとマクドナルドによって開示された方法は、溝がエッチングされて、キャビティが大体画定された後に酸化物付着とエッチングとを必要とする。このような付加的工程は完全に慣習的であるが、半導体産業では、所定のデバイスを形成するために必要な処理工程数を最少にすることが絶えず目的にされている。

【0007】さらに、ザングとマクドナルドの開示はブリッジと片持ぱりとの形成に限定される。換言すると、例えば運動を感知するための懸垂体(suspended mass)のような、大きい構造体を形成することができる方法は開示されていない。また、この開示は溝を圧力を感知する膜を形成するように適当に密封するか、或いはブリッジ若しくは片持ぱりを保護するように被包することができる方法を示唆していない。

#### 【0008】

【発明が解決しようとする課題】従って、バルク微細機械加工プロセスを用いてシリコンウェファー中に小さい集積微細機械加工要素を形成する改良方法であって、所望の微細機械加工要素を形成するために必要な処理工程数を減ずる方法を提供することが望ましい。さらに、このような方法が、微細機械加工要素を広範囲に可能な形態を有する種々な種類の感知デバイスの形成に適合できるようにする他の処理を助成することができることが望ましい。

【0009】本発明によるシリコン基板の表面を微細機械加工する方法は請求項1記載の特徴を特徴とする。

【0010】シリコンウェファー内に、半導体感知デバイスの要素としての使用に適した、小さい特徴サイズの微細機械加工要素を形成する目的のためにシリコンウェファーをバルク微細機械加工する改良方法を提供することが、本発明の目的である。

【0011】最小数の処理工程で、微細機械加工要素を画定する均一なキャビティと溝とを形成し、同時に高度に選択的かつ制御されたやり方でシリコンウェファー内に該キャビティと該溝とを形成することができる、このような方法を提供することが、本発明の他の目的である。

【0012】広範囲な物理的形態を有する種々な種類の感知デバイスの形成に役立つ、このような方法を提供することが、本発明のさらに他の目的である。

【0013】微細機械加工要素の所望の特徴をさらに強化するためのその後の処理工程に役立つ、このような方法を提供することが、本発明のさらに他の目的である。

【0014】本発明の好ましい実施態様によると、上記その他の目的及び利点は下記のように達成される。

#### 【0015】

10 【課題を解決するための手段】本発明によると、最小数の処理工程を含む、シリコン基板の表面をバルク微細機械加工する方法を提供する。この方法は、シリコン基板中に形成されるキャビティ上に支持される、例えばブリッジ、片持ぱり、懸垂体、膜又は容量性(capacitive)要素のような、小さい微細機械加工要素を含む感知デバイスの形成に特に適する。この方法は単一シリコンウェファー上の多様な感知デバイスの形成を可能にし、並びに例えば狭いブリッジ又は幅広いパドル形状のたわみ可能な体(deflectable mass)のような、多様な微細機械加工形の形成を可能にする。本発明はまた、このような構造体を例えば微細機械加工要素の寸法特徴を最適化することによって又は微細機械加工要素を被包することによって改良することができる新規な方法をも提供する。

20 【0016】この方法は、基板の表面にN+領域を形成し、次に基板の表面から、例えばエピタキシャルシリコン層のような、シリコン層を成長させることを含む。この結果、N+領域はシリコン層の真下にN+埋封層(buried layer)を形成する。次に、シリコン層を通してN+埋封層中に1つ以上の溝を形成するように、シリコン層を遮蔽して、プラズマーエッチングする。本発明によつて教示される好ましいプラズマーエッチング方法の結果として、このN+埋封層を横方向エッチングして(laterally etched)、シリコン層の表面の真下にキャビティを形成することができる。一般に、N+埋封層がシャープな縁又は角なしに形成される結果として、キャビティの形状は均一に丸みがつけられる(uniformly rounded)。さらに、キャビティの大きさ(dimension)を特定の感知用途に合わせて容易に形づくって、キャビティとシリコン層の表面との間に微細機械加工要素を形成することができる。

30 【0017】所望のキャビティと溝とのサイズと形状に依存して、微細機械加工要素をブリッジ、片持ぱり、たわみ可能な体、膜又は容量性要素として形成することができる。

40 【0018】本発明によると、好ましいプラズマーエッチングはエッチング剤(etchant medium)として塩素含有ガスを用いて実施する。塩素ガスは好ましくは約13Pa(100mTorr)～約133Pa(1000mTorr)の圧力に維持し、ウェファーは好ましくは少なくとも約35℃の温度において安定化させる。これらの

50 条件下で、N+埋封層は優先的にエッチングされ、N+

埋封層を囲むシリコン基板は実質的に影響されない。この結果、N+埋封層のサイズと形状を適当に画定することによって、キャビティのサイズと形状を正確に画定することができる。それ故、微細機械加工要素の形状を正確に予め定めることができ、精密な感知デバイスの製造が可能になる。

【0018】また、本発明によると、溝の全て又は全ての溝の一部が充填されるように、要素上にポリシリコンフィルムを付着させることによって、微細機械加工要素をさらに画定することができる。この方法によって、微細機械加工要素を圧力感知デバイスの密封基準室、運動感知デバイスの狭い片持ぱり若しくは比較的大きいパドル形状体、又は高いキャパシタンス値を有する容量性要素として形成することができる。

【0019】本発明はまた、微細機械加工要素をシリコンウェファーの周囲雰囲気から単離するように被包することができる新規な方法をも包含する。

【0020】本発明の上記その他の利点は添付図面に関連する以下の説明からさらに明らかになると思われる。

【0021】ここに記載する範囲は近似の範囲であり、当業者に明らかであるように、記載した利点が記載範囲を外れることによってもまだ得られることを理解すべきである。

【0022】微細機械加工要素を最小数の処理工程を用いて、大量に(in bulk)、シリコンウェファーの表面に正確に微細機械加工することができる方法を提供する。本発明のバルク微細機械加工方法は充分に画定された溝及びキャビティのシリコンウェファー中への形成を可能にし、例えばシリコンウェファーの表面における又は表面下でのブリッジ又は片持ぱりのような微細機械加工要素の形成を生ずる。さらに、本発明のバルク微細機械加工方法は、溝の形成後の酸化物付着とエッチング工程を完全に省略することができる点で、ザングとマクドナルドの開示を凌駕する改良を提供する。本発明が教示する付加的な方法によると、このような微細機械加工要素を圧力感知デバイスのための膜、運動感知デバイスのための懸垂体又は平行板コンデンサーを形成するように変更することができる。本発明はまた、シリコンウェファーの周囲の雰囲気から単離するように、このような微細機械加工要素を被包することができる方法をも包含する。

【0023】本発明のバルク微細機械加工方法はプラズマーエッティング技術を用いるシリコン表面エッティング方法である。特に、好ましいエッティング技術はN+埋封層としてのN+ドープシリコンに優先的に作用するエッティング剤を用いる。詳しくは、N+埋封層が優先的にエッティングされ、周囲の基板材料は実質的に影響されないように、エッティングプロセスのパラメーターを選択する。この結果、基板に溝を形成することによって、溝がN+埋封層に遭遇する箇所で、側方エッティングが生ずることができる。

【0024】図2a～cに示すように、本発明のバルク微細機械加工方法は適当な基板内におけるN+領域12の形成によって開始する。双極性又は双極性相補形金属-酸化物一半導体(BiCMOS)プロセス内の微細機械加工要素の製造に関して好ましい方法を説明するが、当業者は本発明の方法の使用がCMOSプロセスを含めた他のプロセスにも及ぶことができることを容易に理解するであろう。

【0025】図示するように、N+領域12は好ましくは軽度にドーピングされたp型基板10内に形成される。このN+領域12はこの後に上記N+埋封層12を形成する。技術上周知であるように、適当なアクセプタ濃度を得るために、例えばホウ素又は他の3価元素のイオンのような、適当なドーパントよって、基板10をドーピングする。基板10は取り扱いを可能にするために充分な厚さに製造される单結晶シリコンウェファーの一部を表すが、ウェファーの横方向の寸法は一般にウェファーが後に幾つかのチップにさいの目状に裁断されるほどの大きさに形成される。

【0026】当業者に知られた適当な種々の技術を用いて、N+埋封層12を形成することができる。しかし、本発明によると、さらに好ましく、基板10にヒ素、リン、アンチモン又は他の5価の元素のイオンをドナー移植することによって、N+埋封層12を形成する。次に、約800nm(8000Å)の厚さを有する酸化ケイ素のバリヤー層(図示せず)を基板10の表面上に熱的に形成する。フォトレジストマスク(図示せず)と公知の写真平板技術とを用いて、バリヤー層をパターン化して、N+埋封層12を形成する予定の基板10の領域を画定する。次に、バリヤー層を基板10の表面までエッティングして、フォトレジストマスクを剥離する。次に、ドナーアイオンを基板10中に移植して、N+領域12を形成する。好ましくは、ドナーアイオンを約100KeVの加速電圧にさらし、約 $5 \times 10^{15}$ イオン/cm<sup>2</sup>の用量(dosage)まで移植する。次に、基板10を約2時間の期間にわたって約1250℃の温度に加熱して、ドナー原子を基板10中により深く押しやる。次に、酸化ケイ素のバリヤー層を基板10の表面から通常の方法によって除去する。

【0027】生ずるN+領域12は好ましくは約 $1 \times 10^{18}$ 不純物/cm<sup>3</sup>より大きい平均濃度を有する。さらに明らかになるように、例えばその長さ、幅及び深さのような、N+領域12の寸法特徴は、形成することができ望ましい微細機械加工要素の幾何学的形状に依存して、変えることができる。

【0028】次に、図2bに示すように、基板10の表面からエピタキシャル層14を成長させて、N+領域12を埋封して、N+埋封層12を確立する。エピタキシャル層14を、その厚さを用途の特定の必要条件に合わせて調節しながら、完全に慣習的な方法で形成すること

11

ができる。当業者に明らかであるように、基板10中にN+埋封層を含めることは、典型的にエピタキシャルシリコン層下にN+埋封層12を含む双極性及びBiCMOSプロセスに適合する。この方法はまた、通常はN+埋封層を含まないCMOSプロセスにも適合するが、この場合には付加的な遮蔽(masking)工程がN+埋封層12の形成のために必要である。

【0029】エッティングの前に、エピタキシャル層14上に通常のやり方で酸化物層を成長又は付着させる。酸化物層16は、その後のエッティングプロセス中にエピタキシャル層14に保護層を与えるために充分である、約800nm(8000Å)～約1200nm(12,000Å)厚さであることができる。フォトレジストマスク(図示せず)を用いて、酸化物層16をパターン化する。次に、プラズマーエッティングを用いて、溝の所望の配置に対応するエピタキシャル層14の各表面領域から酸化物層16を選択的に除去する。つぎに、フォトレジストマスクを除去して、本発明の好ましいシリコン表面エッティングプロセスを実施する。

【0030】既述したように、好ましいエッティング方法はエッティング剤として塩素含有ガス又は適当な塩素化合物を用いて実施されるプラズマーエッティングプロセスである。好ましい塩素プラズマーエッティングプロセスは、エピタキシャル層14の表面の真下に横方向に伸びるキャビティを優先的に形成することができる点で、重要である。この結果を得るために、塩素プラズマーエッティングプロセスがエピタキシャル層14と基板10との代わりに、N+埋封層12を優先的にエッティングするように作用するように、塩素ガスを好ましくは約13.33Pa(100mTorr)～約133.32Pa(1000mTorr)の圧力に維持し、基板10を好ましくは少なくとも約35℃の温度に維持する。

【0031】上記条件はN+埋封層12の横方向エッティングを実施するために重要であるが、他の公知の及び慣習的なエッティング方法を用いて、N+埋封層12に接近するために、図2cに示すように、エピタキシャル層14を通して1つ以上の溝20を最初に形成することができる。従って、本発明はエピタキシャル層14を通して溝20を形成するために、本発明の塩素プラズマーエッティングプロセス並びに他の予知可能な溝エッティングプロセスを包含する。

【0032】1つ以上の溝20を介してN+埋封層12にひと度接近したならば、好ましい塩素プラズマーエッティングプロセスを用いて、エピタキシャル層14の真下にキャビティ22を形成するように、N+埋封層12を優先的にエッティングする。図2cに示すように、本発明の好ましい塩素プラズマーエッティングプロセスは軽度ドープトエピタキシャル層14又は基板10に実質的に影響しない。従って、キャビティ22のサイズと形状はN+埋封層12のサイズと形状によって決定される。一般

12

に、キャビティ22の生ずる形状はN+埋封層12がシャープな縁又は角なしに自然に形成される結果として、均一に丸みがつけられる。好ましいエッティングプロセスを用いて、1面につき52μmまでの横方向エッティングが観察されており、これは先行技術によって達成可能であるよりも大きい。さらに、好ましいプラズマーエッティングプロセスを用いると、横方向N+埋封層エッティングアスペクト比は10:1を越えることができる。

【0033】キャビティ22上のエピキシタル層14の部分が微細機械加工要素18を画定する。微細機械加工要素18の正確な形状は形成される溝20の形状と数、キャビティ22のサイズと形状、及びエピタキシャル層14の上面の下方のキャビティ22の深さに依存する。従って、微細機械加工要素18の幅を画定することができる正確さは主として、溝マスクの精度(accuracy)に依存し、微細機械加工要素18の厚さを画定することができる正確さは主として、エピタキシャル層14の成長を正確に制御する可能性に依存する。典型的に、慣習的に知られたパターン化技術を用いて約0.1μmの横方向精度が容易に達成されることができ、エピタキシャル成長は5%以内に制御されることができ、正確な微細機械加工要素18の製造を可能にする。

【0034】本発明の好ましいプラズマーエッティング技術を用いることによって、エピタキシャル層14中に極度に繊細な微細機械加工要素18を形成することができる。図3では、本発明の方法によって形成することができる、典型的な運動感知デバイス25の具体的な例を示す。この運動感知デバイス25のための微細機械加工要素18は、その上にp型レジスター24が形成される2つのブランチ(branch)を含むn型片持ぱりである。図示するように、微細機械加工要素18は大きい開放キャビティ22の上方に支持され、3側面(side)上の細長い溝20bによって囲まれる。大きい開放キャビティ22は代替え的にエッティングプロセス中に溝として形成することができるが、微細機械加工要素18の真下のキャビティ22は、図2a～cに示すプロセスによるN+埋封層12の横方向エッティングによってもっぱら形成される。片持ぱりは大きい、たわみ可能な加速度計体(accelerometer mass)32で終わり、この加速度計体32も狭い溝20bによって囲まれ、キャビティ22上に懸垂される。この運動感知デバイス25はさらに、例えば金属電極30と、P+接合分離28によって基板10の残部から単離される1対のN-エピタキシャル領域26とのような、慣習的な特徴を含む。

【0035】本発明の塩素プラズマーエッティングプロセスの結果として、図3に示す運動感知デバイス25を約1μm程度の幅を有する片持ぱりと、100μm<sup>2</sup>程度の加速度計体面積とを有するように製造することができる。このような極度に小さい運動感知デバイス25はワンチップ加速度計をそれらの対応集積制御回路と並ん

で容易に製造することを可能にする。他の多くの懸垂体形状が可能であることは当業者に明らかであろう。

【0036】付加的な処理工程によって、本発明の方法を用いて、種々な他の種類の感知デバイスを製造することができる。図4a～cは薄いシリコン膜によってキャビティ22をエピタキシャル層14の表面から密封することによって、圧力感知膜38をどのように製造できるかを示す。本発明によると、この付加的処理は慣習的な集積回路加工の他に1工程のみの付加的遮蔽工程を必要とするにすぎず、ポリシリコン層36が溝20を完全に塞ぐ(plug)ように、ポリシリコン層36によって溝20を密封する新規な方法を含む。

【0037】エピタキシャル層14、ポリシリコン層36、及び酸化物層16から成る、圧力感知膜38の感知要素として役立つように慣習的な方法で形成されることができビエゾレジスター34を図4a～cに図示する。示すように、このビエゾレジスター34は公知の方法によってエピタキシャル層14中に形成される拡散ビエゾレジスターである。しかし、高温性能のためには、ビエゾレジスター34が以下の適所で述べるように、付加的な遮蔽と移植を実施することによってポリシリコン層36から製造することができるポリシリコンビエゾレジスター(図示せず)であることが好ましい。

【0038】ビエゾレジスター34と、圧力感知膜38の集積センサ制御回路(図示せず)とは標準的な集積回路加工を用いて、同じエピタキシャル層14上に形成することができる。本発明のバルク微細機械加工プロセスの実施には1つのみの付加的な遮蔽レベルが必要であるにすぎないので、このような集積回路加工を溝20とキャビティ22との形成前に完成することができる。他の場合には、図4a～cに示す圧力感知膜38を形成する好ましい方法は本発明の好ましいバルク微細機械加工プロセスによって開始する。

【0039】以下の考察では、後に溝の柱状形を他の形状の溝と区別することができるよう、溝を約2μm未溝の直径を有する円形で密接な間隔の溝20aとして示す。当業者は、溝20aのこの円形の形状が設計の必要条件ではなく、例示のためにのみ描写されることを理解するであろう。他の場合には、図4aに示すキャビティ22と酸化ケイ素層16は、好ましいバルク微細機械加工プロセスの説明のために図2cに示すものと本質的に同じである。

【0040】キャビティ22と円形溝20aがひと度形成されたならば、例えば化学蒸着プロセスのような公知方法を用いて、ポリシリコン層36を酸化ケイ素層16上に約2μmの厚さまで付着させる。図4bに示すように、ポリシリコン層36は円形溝20a及びキャビティ22中に入り、エピタキシャル層14の表面からキャビティ22を密閉状に封印する。好ましい実施態様では、キャビティ22が真空中で密封されてその圧力感知能力

を強化するように、ポリシリコン層36を真空中で付着させる。円形溝20aとキャビティ22内にポリシリコン36を残すように標準的プラズマエッティング終点技術(plasma-etch endpoint technique)を用いて、酸化ケイ素層16からポリシリコン層36をエッティングバック(etchingback)することによって、圧力感知膜38を完成する。次に、酸化物層16を剥離して、図4cに示すように、第2酸化物層16aを形成する。

【0041】ポリシリコン層36をエッティングバックする前に、上記ポリシリコンビエゾレジスター(図示せず)並びに多くの他の活性集積回路デバイス(例えば、ポリシリコンMOSゲート及びポリシリコンレジスター)を下記操作によってポリシリコン層36から製造することができる。最初に、ポリシリコン層36を適当にドーピングして、ドープトポリシリコン層36の一部を1つ以上の所望のデバイスを画定するように遮蔽する。次に、ポリシリコン層36の露出部分を酸化物層16の表面からエッティングし、マスキング材料を除去し、残留ポリシリコン層中のドーパントを公知方法によって活性化して、活性集積半導体デバイスを形成する。上述したようなポリシリコンデバイスの形成は本発明の任意の特徴であるが、このような可能性は、図4a～cに説明する好ましい加工方法によって可能になる、非常に有利な二次的利点である。

【0042】本発明の好ましい加工方法の基礎的な利点は、キャビティ22を形成する方法にある。現在の積層ウェファー製造技術を用いて形成されるシャープな角とは対照的に、キャビティ22が好ましいバルク微細機械加工プロセスの結果として丸みを帯びた角を有して形成されることができるので、上記圧力感知膜38はこのようなシャープな角及び縁に付随する応力集中を実質的に避けることができる。その結果、ビエゾレジスター34は一層、均一な応力場にあるようになり、圧力感知膜38の表面に加えられる圧力によって誘導される応力はビエゾレジスター34によってさらに正確に検出されることになる。ビエゾレジスター34とキャビティ22とがウェファーの前面から画定される場合には、ビエゾレジスター34の配向はより容易に、より正確になる。

【0043】図5にさらに詳細に示すように、図3の加速度計体32を本発明の付加的なポリシリコン付着方法を用いて有利に製造することもできる。溝20bを用いて、加速度計体32の横方向寸法を画定する。エピタキシャル層14のこのような表面領域から酸化ケイ素層16の選択的除去は、図示するように、溝20aと20bの所望の配置に相当する。次に、本発明のバルク微細機械加工エッティングを既述したように進める。

【0044】図5では、円形溝20aを細長い溝20bとは、各溝が本来異なる機能を果たすので、区別する。円形溝20aはN+埋封層12の横方向エッティングを促進させて、キャビティ22を形成するが、細長い溝20

bは加速度計体32の外縁を隣接基板10から離すために役立つ。円形溝20aの数と直径並びに細長い溝20bの長さと幅を加速度計体32の所望のサイズに合わせて調節できることを当業者は理解するであろう。円形溝20aと細長い溝20bのサイズは、ポリシリコン付着プロセスが、加速度計体32がデバイスの加速に応じて基板10と相対的に移動することができるよう、細長い溝20bの壁のみをポリシリコン36によって被覆しながら、円形溝20aをポリシリコン36によって塞ぐことができる可能性によって限定される。一般に、円形溝20aの好ましい直径は約2μm未満であり、細長い溝20bの好ましい幅は少なくとも約5μmである。しかし、微細機械加工要素の制動挙動(damping behavior)の改良のために、開口が加速器体(accelerator mass)32に望ましい場合には、溝20aに異なる寸法を形成することができる。

【0045】本発明のバルク微細機械加工プロセスとポリシリコン付着プロセスとによって同じ基板上に狭い円形溝と幅広い、細長い溝20bの両方を形成する技術は、同じ基板上に相互に隣接した、2種類のデバイスを形成する可能性を容易にする。1例を図6に示す、この例では図4cの圧力感知膜38を図3の運動感知デバイス25に隣接して形成する。本発明のバルク微細機械加工プロセスとポリシリコン付着プロセスとが双極性及びBiCMOSプロセスに適合する点で有利に、圧力感知膜38と運動感知デバイス25とに関係する集積回路40を、バルク微細機械加工プロセス又はポリシリコン付着プロセスを実施する前又は実施した後に、同じウェファー上にデバイスに直接隣接して形成することができる。

【0046】加工適合性の他の例は図7に示す、この例ではそれぞれのピエゾレジスター(図示せず)を有する、2つの圧力感知膜38aと38bを同じ基板10中に形成する、但し1つの膜38aはウェファーの裏面の圧力に反応し、他方の膜38bはウェファーの前面(front side)のみの圧力を検出することによって、裏面(rear side)膜38aの基準として役立つ。この配置は例えば裏面膜38aがエンジンマニホールドの腐食性雰囲気に暴露され、前面センサー38bがマニホールドガスから単離され、大気圧の感知に用いられる場合のような、自動車用途に特に有利である。このような可能性は、半導体圧力センサーの形成に現在用いられる、積層ウェファー技術及び湿式エッチング技術の限定された可能性と対照的である。

【0047】本発明の圧力センサー組合せは2つの付加的な遮蔽工程を含めることによって可能になる。この好ましいプロセスは、MOSテクノロジーで通常行われるように、その上面が<100>結晶学的面に沿って位置するように切断された単結晶シリコンウェファーによる標準的集積回路加工を用いて開始する。好ましくは、集

積回路40の形成に用いた最後の熱サイクル後に、シリコンエッチングマスク(図示せず)を、本発明のバルク微細機械加工プロセスの説明において既述したように、厚い酸化物層16(図示せず)中にパターン化する。次に、2列の円形溝20aをエピタキシャル層14を通してN+埋封層12(図示せず)中にエッチングして、本発明の好ましいプラズマーエッティングプロセスを用いた、各列の円形溝20a下のキャビティ22の形成を可能にする。図4a～cの考察で既述したように、円形溝20aはそれぞれ好ましくは直径約2μm以下である。

【0048】エピタキシャル層14を通常のやり方で清浄にした後に、ウェファーを酸化して、円形溝20aの壁上並びにキャビティ22の内面上に酸化物層42を形成する。次に、図4bに示した処理工程によって、約1.5～約2μmの厚さを有する、厚いポリシリコン層36をウェファー上に付着させて、円形溝20aを塞いで、ウェファーの前面から各キャビティ22を密封する。次に、図4cに既に示したように、ポリシリコン層36をエッティングバックして、円形溝20a内のプラグ(plug)と、キャビティ22の内面上のポリシリコン層36とのみを残す。

【0049】任意の不動態化工程の後に、裏面マスク(図示せず)を膜38aに合わせて配列し、慣習的な異方性湿式エッティングを実施して、<100>面を優先的にエッティングして、膜38aに一致するキャビティ22の表面に付着させた酸化物層42まで達する裏面溝44を形成する。酸化物層42はキャビティ22の底部においてこの湿式エッティングプロセスを停止させるために役立つ。次に、緩衝剤で処理した(buffered)フッ化水素酸エッティング液を用いて、キャビティ22の底部の酸化物層42をエッティングした後に、キャビティ22の底部のポリシリコン層36を通常のプラズマーエッティングプロセスを用いてエッティングして、キャビティ22を基板10の裏面に通気させる。上記プロセスはキャビティ22の頂部にポリシリコン層36及び酸化物層42を含めて、膜38aを完全な状態で残す。

【0050】図7の圧力センサー配置では、腐食性マニホールド環境はウェファーの裏面のシリコンにのみ暴露される。マニホールドガスは集積回路の金属層、結合パッド(bond pad)、ワイヤー結合又ははんだ隆起(bump)には決して暴露されないので、保護有機被膜は不要である。同様に、本発明の圧力センサー配置は他の腐食性環境内で高度に信頼できる形式で作用することができ、圧力測定と2領域の圧力比較とが必要である。

【0051】図8aと8bに関しては、本発明のバルク微細機械加工プロセスと付着プロセスとによってエピタキシャル層14中に形成することができる、改良された微細機械加工シリコンコンデンサー46の具体例を示す。示すコンデンサー46はコンデンサー46のキャパシタンス値が1対のコンデンサーブレート47の間の距

離によって決定される、平行板コンデンサーである。これらのプレート47は単結晶シリコン、ポリシリコン、又は他の適当な材料から形成することができる。図示するように、コンデンサー46は対立コンデンサープレート47を分離する、單一細長い溝20bとキャビティ22によって画定される。細長い溝20bとキャビティ22の両方は、図2a～cに示すプロセスに従って、本発明のバルク微細機械加工方法を用いて形成される。

【0052】慣習的な溝エッティングプロセスは典型的に、コンデンサープレートの間に約0.8μm以上約1.5μmまでの間隙を形成する可能性がある。しかし、本発明の付加的なポリシリコン付着プロセスを用いることによって、この間隙の幅を有意に減じて、コンデンサー46のキャパシタンス値を強化することができる。図8aに示すように、ポリシリコン36を図4と5に概略を示した方法と殆ど同じ方法で付着させるが、この際に、付着プロセス中に溝20bが確実に閉塞されないように、細長い溝20bの幅が付着したポリシリコン層36の厚さの2倍より大きくななければならないことに留意する。その後に、図4cに関して述べたポリシリコンエッティングバックを実施して、図8bに示すコンデンサー46を製造する。ポリシリコン36が溝20bの壁に残留するように、エッティングバックを公知のやり方で実施する。技術上公知の、適当な方法によってポリシリコン36を導電性にすることによって、ポリシリコン層36がコンデンサー46の電気的インテグラルパート(integral part)を形成する。

【0053】この場合に、本発明のポリシリコン付着プロセスの効果は、ポリシリコン層36の厚さを2倍にすることによってコンデンサープレート47の間の間隔を減ずることである。その結果、コンデンサー46のキャパシタンス値は、基板10の集積回路加工に遮蔽レベルを加えずに、2倍を越える値に成ることができる。層36にはポリシリコンが好ましいが、この好ましいポリシリコンの代わりに他の導電性材料を公知方法によって付着させることができることを当業者は認識するであろう。さらに、微細機械加工コンデンサーのプレート間隔を減ずるこの方法は、先行技術に見い出される他の微細機械加工デバイスにも使用可能である。

【0054】本発明のバルク微細機械加工方法を用いて製造される種々な種類の感知デバイスに対して、付加的な処理工程を加えて、さらに改良と改善(refinement)を達成することができる。図9a～dと図10a～cは基板10の環境から微細機械加工要素18と加速器体32とを単離するために、図3の運動感知デバイスを如何にして被包することができるかを示す。本発明によると、粒子が運動感知デバイス25の領域内に導入されて、微細機械加工要素18又は加速度計体32の可動性に影響を与えるチャンスを有意に減ずるために、これらの被包プロセスはウェファー清浄室環境内で実施することがで

きる。

【0055】図9a～dには、フォトーデフィナブル(photo-definable)である又はフォトーデフィナブルでない犠牲ポリイミド層を用いるポリイミド被包プロセスを説明する。本発明のポリイミド被包プロセスを用いて表面特徴又はデバイスを被包することができるが、好ましい実施態様では、本発明のバルク微細機械加工プロセスによって被包方法が開始され、それによって微細機械加工要素18がキャビティ22上に懸垂するように形成される。微細機械加工要素18は典型的には片持ぱり又は加速度計体であるが、他の運動感知要素も予知可能である。次に、感光性ポリイミド層48を公知スピニング(spinning)プロセスを用いて基板上にスピンドル塗布して、キャビティ22を充填して、微細機械加工要素18を固定する。次に、ポリイミド層48を遮蔽し、慣習的なやり方で現像して、図9aに示すように、主としてキャビティ22内と基板10の隣接面上にポリイミド層48を残す。

【0056】次に、ポリイミド層48を約400℃の温度において、約1時間硬化させ、次に、図9bに示すように、空化ケイ素又は二酸化ケイ素のフィルム50をデバイス上に付着させて、ポリイミド層48を完全に被覆する。プラズマ強化化学蒸着(PECVD)によって付着させる低応力空化ケイ素は、ポリイミド層48に良好に付着することができるために好ましい。次に、フィルム中の応力を除去し、それによって高品質被包室を保証するために、空化ケイ素フィルム50を約350℃～約400℃の温度において約45分間の期間、アニールしなければならない。次に、幾つかの孔52を慣習的なやり方で空化ケイ素フィルム50中にフォトパターン化して、図9cに示すように、隣接基板10に重なるポリイミド層48を露出させる。次に、空化ケイ素フィルム50中の開口52を通しての慣習的な湿式化学エッティング又はプラズマ酸素エッティングを用いて、ポリイミド層48を完全に除去して、空化ケイ素フィルム50によって形成される囲い(enclosure)内の微細機械加工要素18の運動を可能にする。次に、図9dに示すように、第1空化ケイ素フィルム50中の開口52を塞いで若しくは覆って、微細機械加工要素18を被包するために、付加的なプラズマ空化ケイ素フィルム54又は他の適当なフィルム(例えば、二酸化ケイ素若しくは有機物質)を供給する。

【0057】この技術によって広範囲な微細構造体を被包することができることを当業者は認識するであろう。それ故、本発明のこの特徴の開示はここに示す運動感知デバイス25のみに限定されない。

【0058】図10a～cでは、本発明の第2被包プロセス特徴を説明する、このプロセスでは、図2a～cに示したバルク微細機械加工プロセスを用いて、キャビティ22と微細機械加工要素18の両方を画定し、かつバ

ルクシリコン被包構造体を形成する。この被包プロセスは図2a～cのプロセスとは、図10bに示すように、第1N+埋封層12の他に、第2及び第3N+埋封層58と60とがそれぞれエピタキシャル層14中に形成される点で異なる。

【0059】最も好ましくは、第1エピタキシャル層14の表面中にN+領域（第3N+埋封層60に相当）を最初に形成し、次に最初のN+埋封層12の一部の上方のこのN+領域の一部をさらにドーピングすることによって、第2N+埋封層58を形成する。第1及び第3N+埋封層を好ましくはヒ素イオンによってドーピングする、この理由はヒ素が比較的緩慢にシリコン中に拡散するからである、然るに第2N+埋封層を好ましくはリンイオンによってドーピングする、この理由はリンが比較的迅速にシリコン中に拡散するからである。次に、第2エピタキシャル層56を第3N+埋封層60上に成長させ、その後に酸化物層16を成長させる。次に、図10bに示すように、第2N+埋封層58のドーパントの一部を第1N+埋封層12の一部中に拡散させるために充分に、基板10を熱処理する。重要なことは、第1N+埋封層12のドーパントが第3N+埋封層60の如何なる部分にも拡散しないように、同様に第3N+埋封層60のドーパントが第1N+埋封層12の如何なる部分にも拡散しないように、この熱処理を実施することである。その結果、第1エピタキシャル層14の一部が第1N+埋封層12の一部と第3N+埋封層60の一部との間に残留する。

【0060】次に、本発明のバルク微細機械加工プロセスを実施して、第2エピタキシャル層56を通して第3N+埋封層60中に、或いは第1及び第2N+埋封層12と58中に幾つかの溝20をエッティングする。前述したように、本発明の好ましい塩素プラズマーエッティングはN+埋封層12、58、60を優先的にエッティングして、大きいキャビティ22を形成する。N+埋封層12、58、60の層状配置のために、キャビティ22は中間通路によって上部室に結合した下部室を有して、形成される。ここに片持ぱりとして示す微細機械加工要素18は、上部室と下部室との間に形成される。上部室の頂部と下部室の底部とは、微細機械加工要素18の運動範囲を限定するために、微細機械加工要素18から望ましい距離であるように形成されることがある。

【0061】図10cに示すように、好ましいプラズマーエッティングプロセスによって微細機械加工要素18がひと度画定されたならば、第2エピタキシャル層56中に形成された溝20を、図4a～cに示すポリシリコン付着プロセスによって密封することができる。この工程後に、キャビティ22の内面は、本発明の好ましい特徴に従って、酸化物層42とポリシリコン層36とによって被覆される。

【0062】上記から、図2a～cに概略を述べたバル

ク微細機械加工プロセスによって広範囲な半導体デバイスが製造可能であり、しかも図4～8のポリシリコン付着プロセス特徴並びに図9と10の被包プロセス特徴によって多くの変更及び強化が実現可能であることが理解されるであろう。本発明のバルク微細機械加工プロセスを単独で又は組合せて用いるならば、他の集積回路に組み込むことができる、小さい集積センサーの形成が可能になる。積層ウェファー技術又はポリシリコン付着プロセスによって製造される慣習的センサーと比較すると、  
10 本発明のバルク微細機械加工プロセスは、不正配向(mis-alignment)又は不均一応力分布の結果としてこのような先行技術プロセスに固有の内部応力(built-in stress)を有さない微細機械加工要素を製造することができる。慣習的な湿式エッティングプロセスに比較して、本発明のバルク微細機械加工プロセスはより小さい精密な微細機械加工要素を製造することができる。例えば、ザングとマクドナルドが開示したプロセスのような、他のバルク微細機械加工プロセスと比較すると、本発明のバルク微細機械加工プロセスはより少ない処理工程において本質的に同じ結果を得ることができる。

【0063】本発明によると、好ましい塩素プラズマーエッティングは指定条件下で実施するならば、シリコンウェファー内の1つ以上のN+埋封層を優先的にエッティングするので、N+埋封層を囲むシリコン基板は実質的に影響されない。その結果、形成される1つ以上のキャビティのサイズと形状は、対応する1つ以上のN+埋封層のサイズと形状を適当に画定することによって、正確に画定されることができる。従って、本発明のバルク微細機械加工プロセスは微細機械加工要素を正確に予め定め、形成することができ、より精密な感知デバイスを得ることができる。

【0064】本発明のポリシリコン付着プロセス特徴と被包プロセス特徴とに関連する利点は、本発明のバルク微細機械加工プロセスを併用するならば、最も明白になるが、これらの本発明のプロセスの各々を単独で又は他のバルク微細機械加工プロセスと組合せて用いることは予知可能であることも留意すべきである。さらに、ここに教示したプロセスの各々を他の集積回路プロセスと組合せて用いて、ここに述べた圧力感知デバイスと運動感知デバイス以外の半導体デバイスを製造することもできる。

【0065】それ故、本発明をその好ましい実施態様に関連して説明したが、当業者によって他の形態を採用することができることは明らかである。従って、本発明の範囲は特許請求の範囲によってのみ限定されるものである。

#### 【図面の簡単な説明】

【図1】先行技術のバルク微細機械加工プロセスの概略図。図1a～fはザングとマクドナルドが開示したバルク微細機械加工プロセスの処理工程を説明する。

【図2】本発明によるバルク微細機械加工プロセスの概略図。図2a～cはシリコンウェーハーの表面の真下にキャビティを形成する結果として微細機械加工要素を画定する改良バルク微細機械加工プロセスを説明する。

【図3】本発明のバルク微細機械加工プロセスによって製造可能な、典型的な運動感知デバイスの平面図。

【図4】本発明の好ましい態様による、図2cのキャビティの密封方法の説明図。図4a～cは圧力感知デバイスのための密封基準室の形成を説明する。

【図5】図4a～cに示した方法をさらに説明する図。この方法によって図3に示したたわみ可能体を形成することができる。

【図6】図3に示した運動感知デバイスに隣接して製造される、図4cに示した圧力感知デバイスの図。各デバイスはこれらのデバイスから発生されるシグナルの処理に用いられる集積回路と同じ基板上に、隣接して形成可能である。

【図7】図4cに示した種類の1対の圧力感知デバイスの図。圧力感知デバイスの1つはシリコンウェーハーの

裏面の圧力を感知するように変更する。

【図8】本発明の方法によって形成される微細機械加工コンデンサーのキャパシタンスを強化するための本発明のプロセスの変更の説明図。図8aと図8bは変更工程を説明する。

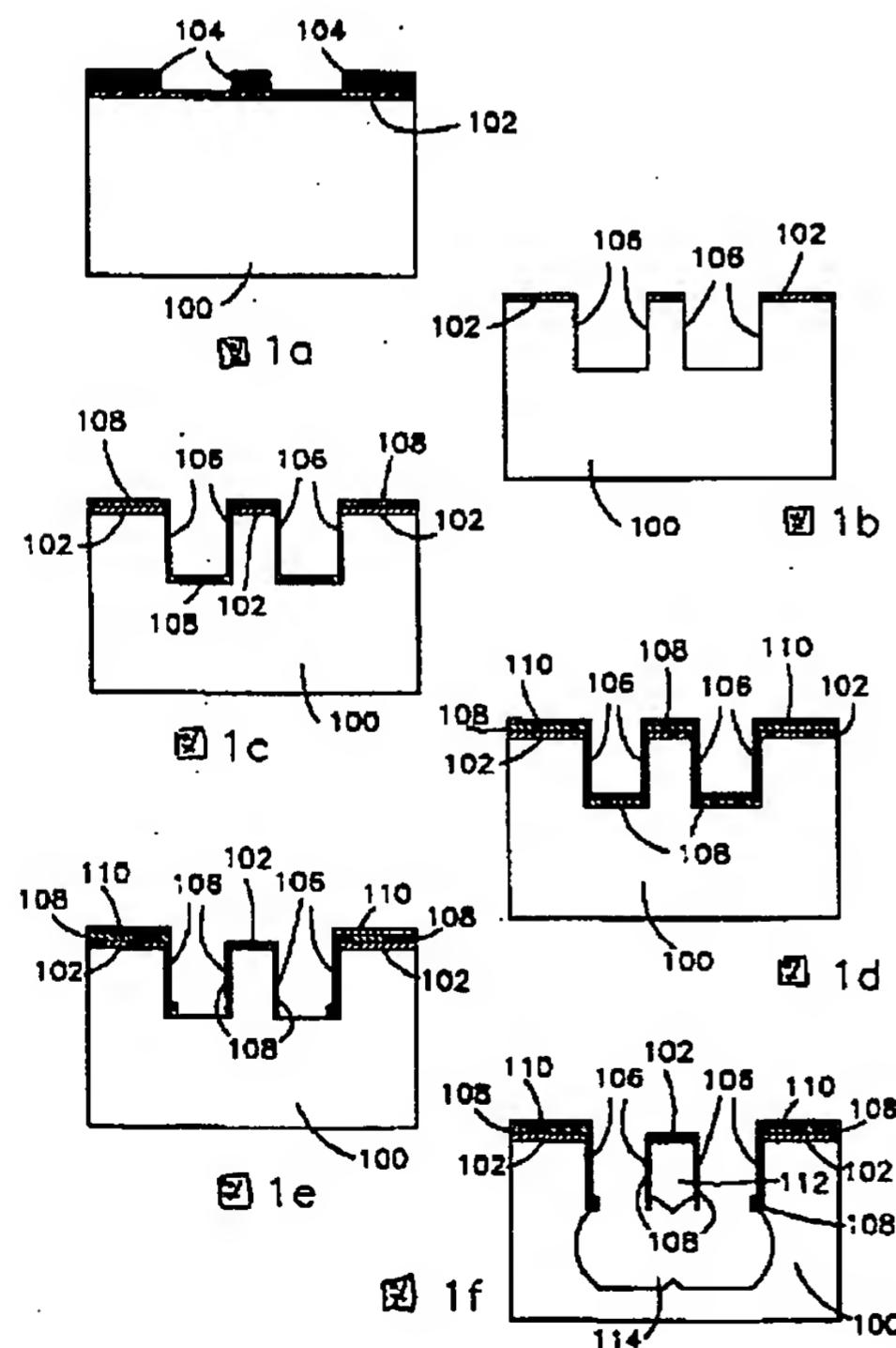
【図9】図3に示した運動感知デバイスを被包するための本発明のプロセスの変更方法の説明図。図9a～dは被包プロセスの工程を説明する。

【図10】図3に示した運動感知デバイスを被包するための本発明のプロセスの第2変更方法の説明図。図10a～cは被包プロセスの工程を説明する。

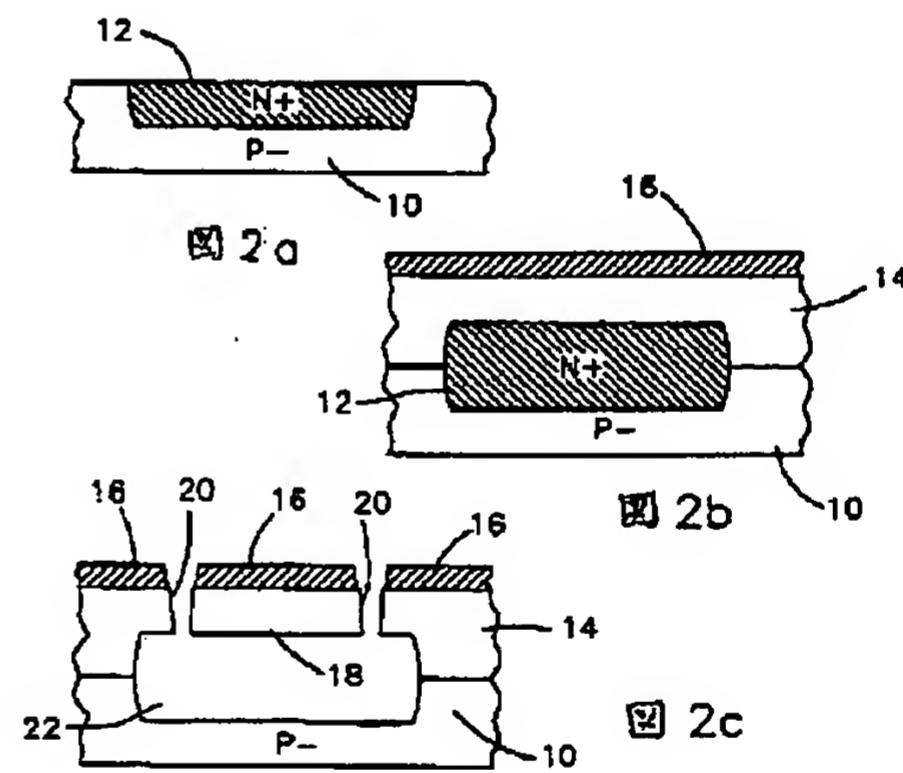
【符号の説明】

- 10. 基板
- 12. N+埋封層
- 14. エピタキシャル層
- 16. 酸化物層
- 18. 微細機械加工要素
- 20. 溝
- 22. キャビティ

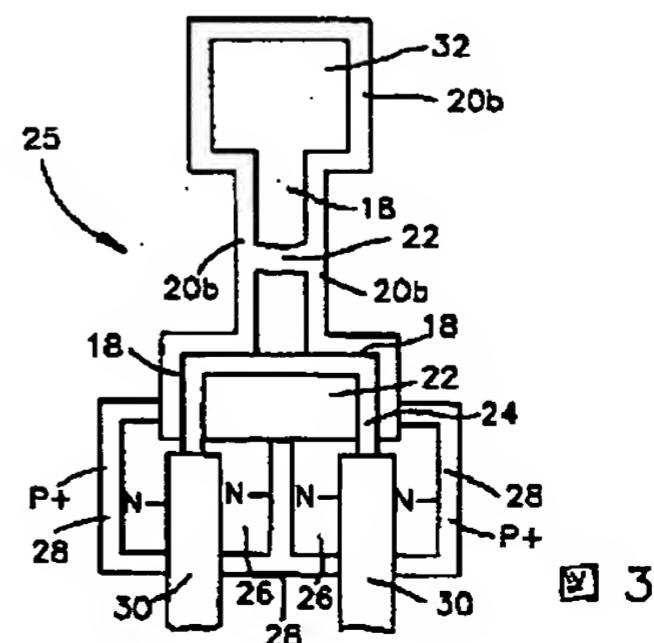
【図1】



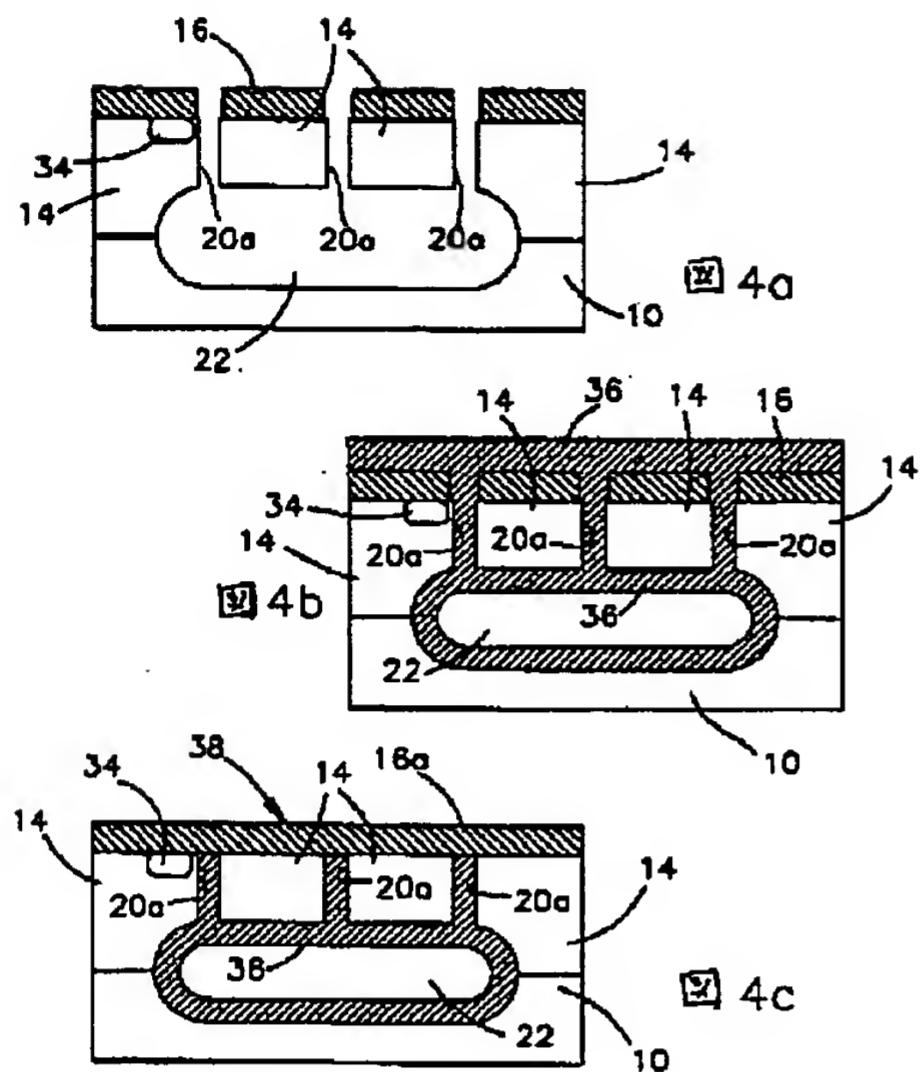
【図2】



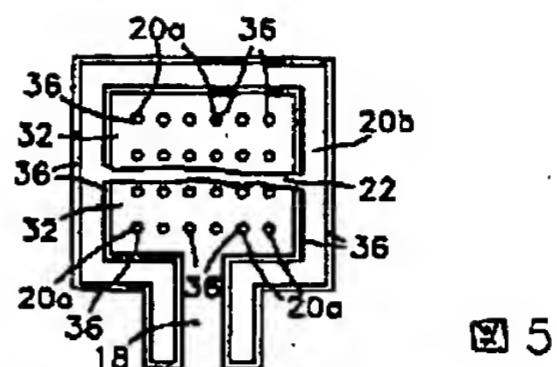
【図3】



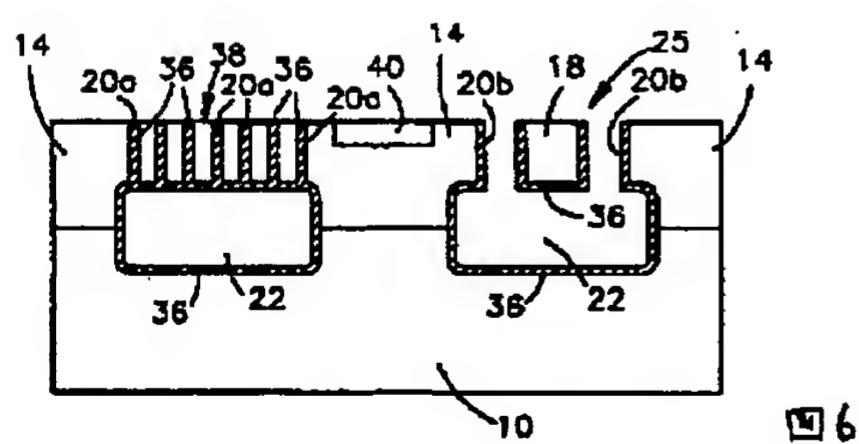
【図4】



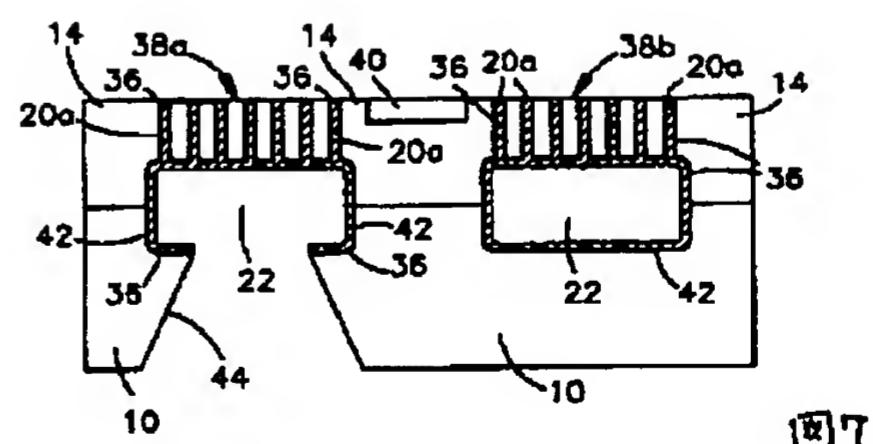
【図5】



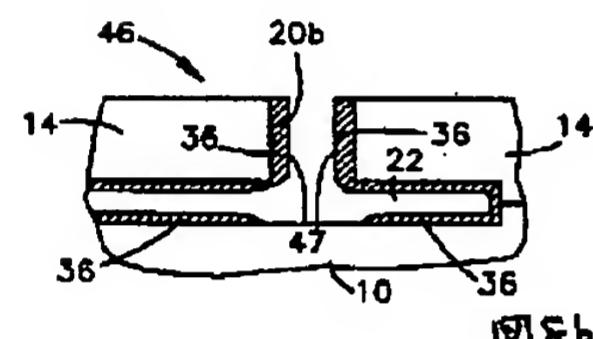
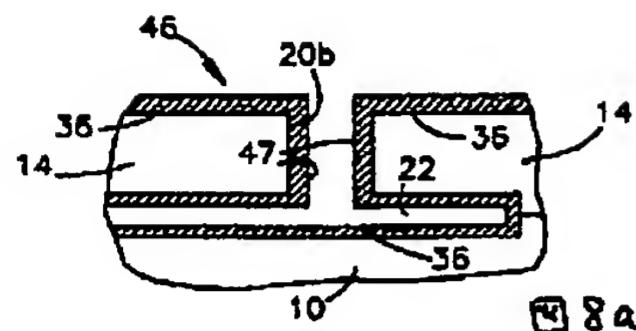
【図6】



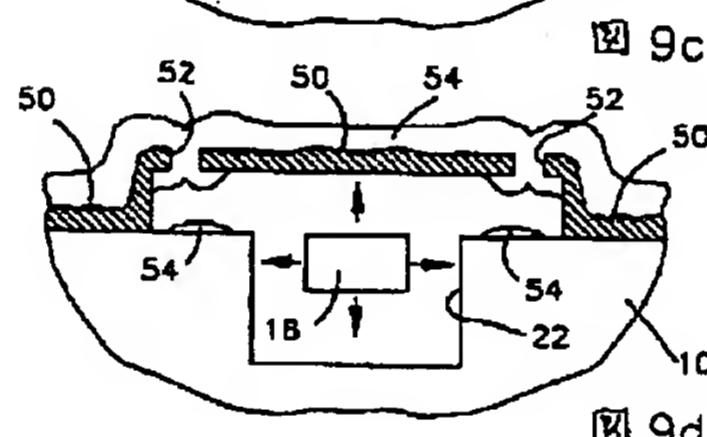
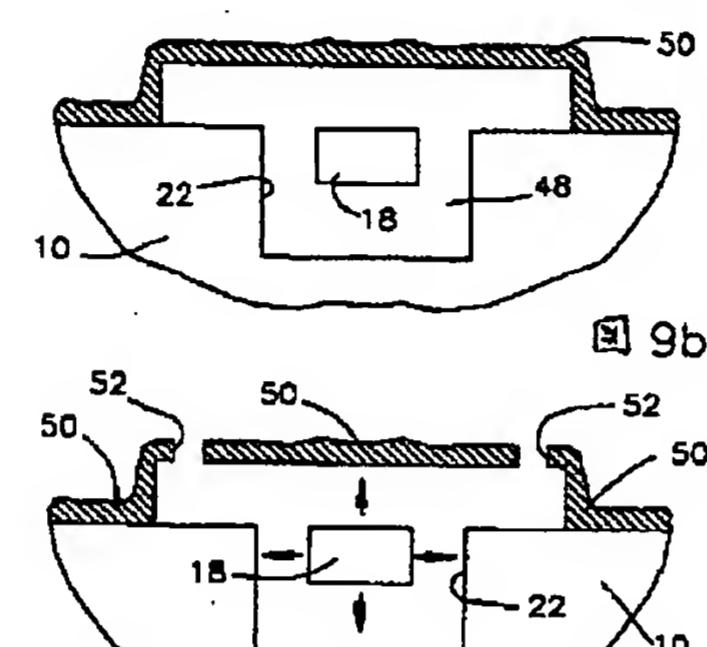
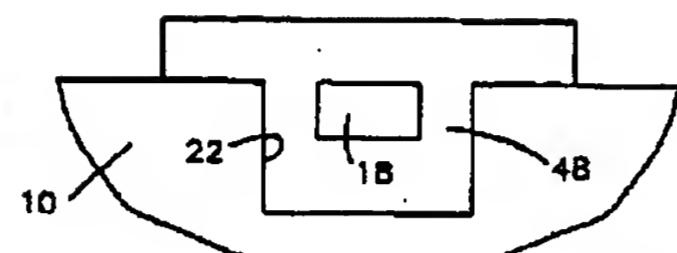
【図7】



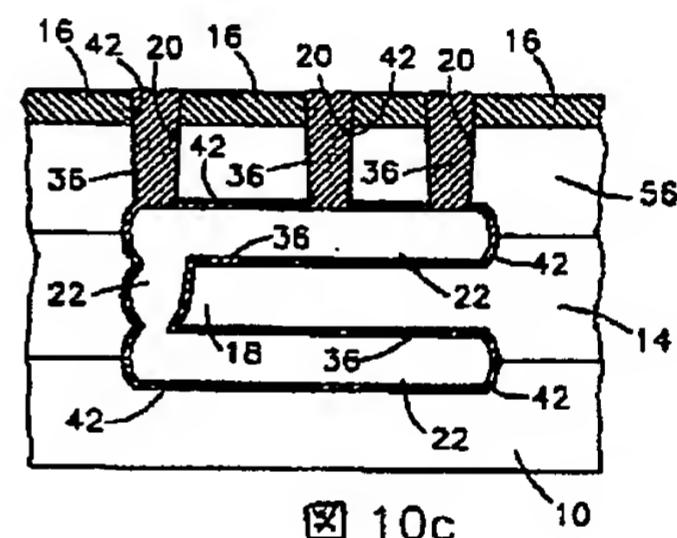
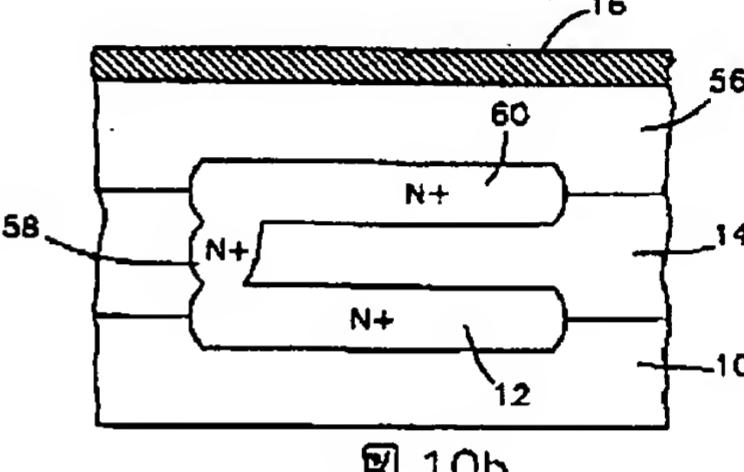
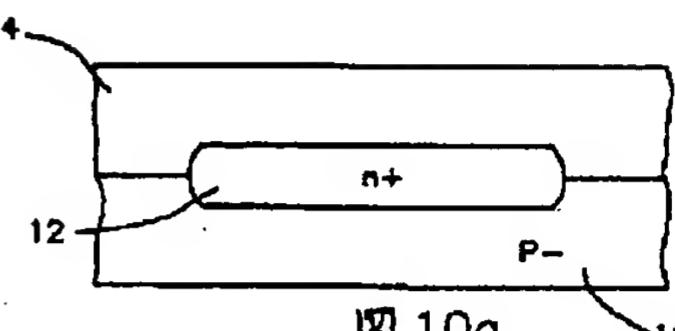
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 ロナルド・ユージーン・ブラウン  
アメリカ合衆国インディアナ州46901, コ  
コモ, ヒルズデール・ドライブ 901

(72)発明者 ロバート・ローレンス・ヒールトン  
アメリカ合衆国インディアナ州46902, コ  
コモ, サウス・パーク・ロード 2825

(72)発明者 ジョン・カール・クリステンソン  
アメリカ合衆国インディアナ州46901, コ  
コモ, ノース 500 イースト 840

Docket # 24PINFN 10356  
Appl. # 10/623,068  
Applicant: Timme et al.

Lerner Greenberg Stemer LLP  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100 Fax: (954) 925-1101

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ~~**FADED TEXT OR DRAWING**~~
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)